

⑨ 日本国特許庁 (JP)

⑩ 審査請求未請求 (全1頁)

⑪ 公開実用新案公報 (U) 昭64-47148

⑫ Int.Cl.

H 04 M 3/26  
G 06 F 11/22

識別記号

310

序内整理番号

Z-7406-5K  
V-7368-5B

⑬ 公開 昭和64年(1989)3月23日

審査請求 未請求 (全1頁)

⑭ 考案の名称 マルチ動作試験装置

⑮ 実願 昭62-142112

⑯ 出願 昭62(1987)9月16日

⑰ 考案者 中村文隆 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代理人 弁理士 内原晋

⑳ 実用新案登録請求の範囲

複数の単独で動作する試験プログラムを内蔵したマイクロプロセッサ制御の試験部と、前記各試験部の動作状態の監視およびマンマシンインターフェース機能をもつプロセッサ部と、前記試験部と前記プロセッサ部との通信制御を行なうインタフェース制御部とから構成され、複数の被試験装置の同時試験実行を可能とすることを特徴とするマルチ動作試験装置。

図面の簡単な説明

第1図は本考案のマルチ動作試験装置の一実施例を示すブロック図である。

1……プロセッサ部、2……インタフェース制御部、31, ~33……試験部、41, ~43…  
…被試験装置、51, ~53……マイクロプロセッサ、61, ~63……試験回路、71, ~73  
……インタフェース。

第1図

